

## ПРИМЕНЕНИЕ ШИНЫ VME И ПЕРСОНАЛЬНОГО КОМПЬЮТЕРА ПРАВЕЦ-16 В ПОДСИСТЕМЕ УПРАВЛЕНИЯ ЦИКЛОМ СВЕРХПРОВОДЯЩЕГО СИНХРОТРОНА

Н.П.Базылева, С.Н.Базылев, Л.Г.Ефимов, И.Ф.Колпаков, А.С.Никифоров, А.Е.Сеннер, В.М.Слепнев, В.А.Смирнов

Дается краткое описание первого в ОИЯИ опыта использования шины VME (стандарт МЭК.821), являющейся единственным международным стандартным средством организации многопроцессорных систем высокой производительности с 32-разрядным каналом передачи данных. Внедрение шины VME в автоматизированную подсистему управления циклом сверхпроводящего синхротрона СПИН, ранее работавшей в однопроцессорном варианте на основе микро-ЭВМ МЕРА-60, создало возможность организации распределенной вычислительной мощности с эффективным разделением задач подсистемы. На первом этапе реализации многопроцессорного варианта подсистемы в ее состав была включена персональная ЭВМ Правец-16. Связь микро-ЭВМ МЕРА-60 и ПЭВМ выполнена через разработанные в ЛВЭ интерфейсные модули и буферное запоминающее устройство в стандарте VME. В такой конфигурации микро-ЭВМ МЕРА-60 освобождается от функций диалогового задания параметров цикла синхротрона и расчета таблиц цифровых кодов управления источниками питания магнитных элементов синхротрона, которые берет на себя ПЭВМ Правец-16. Это позволило резко сократить (примерно в 300 раз) время, затрачиваемое на изменение режима работы подсистемы. Полученный опыт применения шины VME будет использован для дальнейшего расширения на многопроцессорной основе круга задач, решаемых в системе автоматизации синхротрона СПИН.

Работа выполнена в Лаборатории высоких энергий ОИЯИ.

### Application of VME Bus and a "Pravetz-16" PC in a Subsystem of the Superconducting Synchrotron Cycle Control

Basyleva N.P. et al.

The first application at JINR of the standard means for the construction of modern multiprocessor high-productive systems (VME bus) is considered. The embedding of the VME bus in a basic automation subsystem of the SPIN superconducting synchrotron allowed one to organize the common work of a MERA-60 microcomputer, which controls the accelerator cycle, and a "Pravetz-16" PC, which provides a dialogue with the operator and controlling data calculation. Necessary set

of VME modules as well as the corresponding microcomputer and PC software are designed. The achieved effect is to decrease the dead time required for changing the cycle parameters approximately by a factor of 300 in comparison with a uniprocessor version of the subsystem. The obtained experience of application and the VME possibilities will be used in the future for extending on the multiprocessor basis the range of superconducting synchrotron automation tasks to be solved in the SPIN synchrotron automation system.

The investigation has been performed at the Laboratory of High Energies, JINR.

## 1. ВВЕДЕНИЕ

В настоящее время единственным международным стандартным средством организации мультимикропроцессорных систем с 32-разрядным каналом передачи данных и высокой производительностью, достигающей производительности суперкомпьютеров, является шина VME (стандарт МЭК.821, IEEE P1014). Шина VME широко используется в ведущих физических лабораториях мира как аппаратурная основа для создания систем сбора и обработки экспериментальных данных современных спектрометров элементарных частиц (типа UA1 в ЦЕРНе <sup>1/</sup>), а также систем управления новыми и создаваемыми ускорителями (например, LEP/SPS <sup>2/</sup>).

В работе дается описание первого в ОИЯИ опыта применения аппаратуры в стандарте VME для развития системы автоматизации модельного сверхпроводящего ускорителя.

## 2. ПОСТАНОВКА ЗАДАЧИ

В течение ряда лет в комплексе средств автоматизации сверхпроводящего синхротрона СПИН используется подсистема управления циклом ускорителя на основе микро-ЭВМ MERA-60 <sup>3/</sup>. Основными задачами подсистемы являются управление источниками питания магнитов и линз кольца синхротрона, контроль работоспособности источников питания всех магнитных элементов ускорителя по результатам измерения сигналов с их датчиков, а также синхронизация узлов ускорителя.

Были созданы 2 версии аппаратно-программных средств подсистемы, обеспечившие проведение исследований на синхротроне, соответственно в теплом <sup>4/</sup> и криогенном режимах его эксплуатации.

Несмотря на успешную работу указанных средств в проведенных сеансах запуска ускорителя СПИН в применявшемся од-

но процессорном варианте подсистемы отсутствовала возможность оперативных изменений параметров цикла в реальном времени. Это приводило к приостановке генерации циклов ускорителя на время диалога с оператором и последующего расчета таблиц цифровых кодов управления источниками питания, причем длительность такого "мертвого времени" подсистемы  $T_M$  зависела от скорости работы оператора и значений задаваемых им параметров. Данную проблему не решало использование в микро-ЭВМ MERA-60 двухзадачного монитора операционной системы реального времени РАФОС (RT11-FB), т.к. при этом не обеспечивалось требуемое быстродействие подсистемы ввиду относительной сложности расчета таблиц кодов и недостаточной производительности процессора.

Эффективное совмещение во времени всех функций подсистемы могло быть достигнуто только на многопроцессорной основе с разделением задач. С этой целью нами была использована шина VME.

### 3. СТРУКТУРНАЯ СХЕМА И ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ

Структурная схема модернизированного процессорного узла подсистемы управления циклом СПИН приведена на рисунке.



Микро-ЭВМ МЕРА-60 освобождается от функций диалогового задания параметров и расчета таблиц, которые возлагаются на персональный компьютер ПРАВЕЦ-16, устанавливаемый на пульте подсистемы. Связь двух микро-ЭВМ осуществляется через буферную память VME. В эту память из персонального компьютера передаются расчетные данные. В паузе между циклами ускорителя данные считываются из буфера VME по шине управляющей микро-ЭВМ МЕРА-60 в соответствующую область ее оперативной памяти, чем обеспечивается возобновление цикла уже с новыми амплитудно-временными параметрами работы источников питания магнитных элементов синхротрона.

В подсистеме используются следующие модули VME, разработанные в ЛВЭ:

- С.01 — вспомогательный модуль с терминатором, арбитражом и генератором синхросигналов шины;
- И.02 — адаптер шины Q-bus (системного канала микро-ЭВМ "Электроника-60");
- П.01 — процессорный модуль на основе микропроцессора INTEL-8085 с памятью динамического ОЗУ емкостью 32К байт и ППЗУ емкостью 16К байт, оснащенный четырьмя каналами последовательного ввода-вывода данных по протоколу RS232C (V.24);
- 3.01 — двухпортовая память динамического ОЗУ емкостью 512К байт, с циклом 500 нс и доступом в память с шины и с разъема на лицевой панели.

Программное обеспечение персонального компьютера выполнено в виде двух подпрограмм диалога и расчета таблиц, работающих по ранее отлаженным в микро-ЭВМ МЕРА-60 алгоритмам. Программа написана на ФОРТРАНе, работает под управлением монитора дисковой операционной системы ДОС-16 и занимает 64К байт в оперативной памяти.

Программное обеспечение микро-ЭВМ МЕРА-60 является незначительным расширением программного обеспечения однопроцессорных вариантов подсистемы и дает возможность работы как в однопроцессорном, так и в рассмотренном режимах.

Основным эффектом описанной модернизации процессорного узла подсистемы является резкое сокращение величины  $T_M$ . Так, если раньше ввод новых параметров и расчет таблиц вызывал остановку работы ускорителя и пропуск циклов, то сейчас перестройка режима работы подсистемы вызывает лишь допустимое удлинение паузы между циклами. Величина  $T_M$  сокращается в среднем в 300 раз.

#### 4. ЗАКЛЮЧЕНИЕ

Применение стандартной многопроцессорной шины для организации совместной работы микро-ЭВМ позволяет в дальнейшем легко наращивать вычислительную мощность подсистемы включением в ее состав дополнительных процессорных модулей, например, для обработки результатов производимых в подсистеме измерений.

Кроме того, накопленный опыт будет необходим при последующем использовании шины VME для организации работы персонального компьютера на центральном пульте системы автоматизации сверхпроводящего синхротрона с включением ресурсов ЭВМ СМ-4, спецпроцессоров подготовки и вывода графических объектов <sup>1/5</sup>.

#### ЛИТЕРАТУРА

1. Gittolin S. In.: Proc. 1986 CERN School of Computing. Geneva, 1987, p.124.
2. Altaber J. et al. In.: Proc. I Conf. on VME bus in Physics. Geneva, 1986, p.216.
3. Ефимов Л.Г. и др. ОИЯИ, 10-83-592, Дубна, 1983.
4. Ефимов Л.Г. и др. В кн.: Труды X Всесоюзного совещания по ускорителям заряженных частиц, т.1, ОИЯИ, Дубна, 1987, с.96.
5. Базылева Н.П. и др. В кн.: Труды X Всесоюзного совещания по ускорителям заряженных частиц, т.1, ОИЯИ, Дубна, 1987, с.92.

Рукопись поступила 3 декабря 1987 года.